

FREQUENCY STABILIZING DEVICE IN RADIO PHASE SHIFT MODULATION TYPE COMMUNICATION EQUIPMENT

Publication number: JP6232936
Publication date: 1994-08-19
Inventor: ISHII JUNICHI
Applicant: NIPPON ELECTRIC CO.

Classification: **- international:** **H04J3/00; H04L27/22; H04J3/00; H04L27/22; (IPC1-7):**
H04L27/22; H04J3/00

- European:

Application number: JP19930236384 19930922

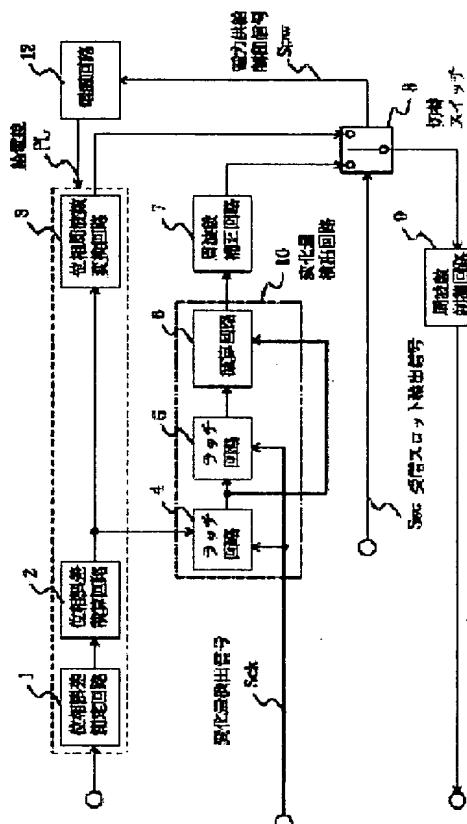
Priority number(s): JP19930236384 19930922 · JP19920273953 19921013

JPA-6-232936

Report a data error here

Abstract of JP6232936

PURPOSE: To provide the frequency stabilizing device able to reduce power consumption. **CONSTITUTION:** The device is provided with latch circuits 4, 5 latching a phase error of the output of an error integration circuit 2, a subtractor circuit 6 receiving each output of the latch circuits 4, 5 and outputting the difference of the inputs, and a changeover switch 8 selecting an output of a phase frequency conversion circuit 3 or the output of a frequency correction circuit 7 and outputting the selected output between reception slots and for other slots. When the changeover switch 8 selects the output of the frequency correction circuit 7, no power is supplied to the receiver.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-232936

(43)公開日 平成6年(1994)8月19日

(51)Int.Cl.⁵
H 04 L 27/22
H 04 J 3/00識別記号 庁内整理番号
Z 9297-5K
H 8226-5K

F I

技術表示箇所

審査請求 有 請求項の数 5 O L (全 8 頁)

(21)出願番号 特願平5-236384

(22)出願日 平成5年(1993)9月22日

(31)優先権主張番号 特願平4-273953

(32)優先日 平4(1992)10月13日

(33)優先権主張国 日本 (JP)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 石井 淳一

東京都港区芝五丁目7番1号 日本電気株式会社内

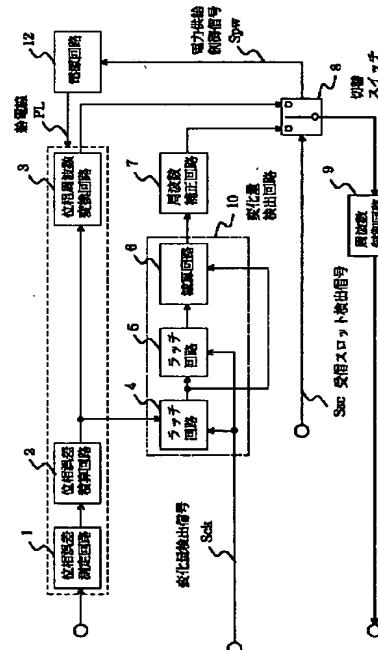
(74)代理人 弁理士 若林 忠

(54)【発明の名称】 位相変位変調方式の無線通信装置における周波数安定化装置

(57)【要約】

【目的】 消費電力を低減することのできる周波数安定化装置を実現する。

【構成】 誤差積算回路2の出力の位相誤差をラッチするラッチ回路4及びラッチ回路5と、ラッチ回路4、ラッチ回路5のそれぞれの出力を入力してその差を出力する減算回路6と、受信スロット間とそれ以外のスロットにおいて、位相周波数変換回路3の出力と周波数補正回路7の出力を切替えて出力する切替スイッチ8とを有し、切替スイッチ8が周波数補正回路7の出力を選択しているときには受信機に電力を供給しない。



(3)

特開平 6-232936

3

周波数変換回路出力を選択し、前記受信スロット間では前記変化量検出回路出力を選択して出力端子へ出力する切替スイッチと、
前記切替スイッチの出力を用いて周波数補正量を予測する周波数補正回路と、
前記周波数補正回路の出力に応じて周波数制御を行う周波数制御回路とを具備し、

前記電源回路は、受信スロット間では、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行わないことを特徴とする位相変位変調方式の無線通信装置における周波数安定化装置。

【請求項 5】 請求項 1 乃至請求項 4 のいずれかに記載の位相変位変調方式の無線通信装置における周波数安定化装置において、

前記変化量検出回路は、前記位相誤差積算回路より出力される位相誤差の受信スロット期間の前半と後半における位相誤差の差を検出する減算回路を有することを特徴とする位相変位変調方式の無線通信装置における周波数安定化装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は周波数安定化装置に関し、特に、時分割多重通信方式のデジタルセルラーシステムにおける周波数安定化装置に関する。

【0002】

【従来の技術】 デジタルセルラーシステムの一方式としてTDMA方式が採用されている。このTDMA方式において今まで行なわれてきた周波数安定化技術について以下に示す。

【0003】 図3は従来の周波数安定化装置の構成を示す図であり、受信信号を入力して位相誤差情報を出力する位相誤差測定回路301と、位相誤差情報を入力して積算する位相誤差積算回路302と、位相誤差積算回路302の出力を入力して周波数誤差に変換する位相周波数変換回路303と、位相周波数変換回路303の出力により周波数を制御する周波数制御回路309によって構成されている。

【0004】 次に、図3に示される従来の周波数安定化装置の動作について説明する。

【0005】 $\pi/4$ DQPSK変調された受信信号は常に入力され、位相誤差測定回路301において位相誤差に変換される。変換された位相誤差信号は位相誤差積算回路302において積算される。受信信号に対して受信機が周波数誤差を持つ場合、位相誤差積算回路302より位相誤差情報を出力される。位相周波数変換回路303において位相誤差情報は周波数誤差情報に変換されて周波数制御回路309に出力される。周波数制御回路309では入力されてきた周波数誤差情報を応じて周波数制御を行う。

【0006】

10

20

30

40

50

4

【発明が解決しようとする課題】 上述した従来の、信号周波数に受信機の周波数を一致させるような周波数安定化装置では、受信スロット以外のスロットでも受信状態にしておかなければ高安定な周波数制御は得られない。このため、周波数制御を常時行う場合には、常に受信回路の電源をオン状態にしておかなければならないので、消費電力が増大するという問題点があった。

【0007】 本発明は上述したような従来の技術が有する問題点に鑑みてなされたものであって、消費電力を低減することのできる周波数安定化装置を実現することを目的とする。

【0008】

【課題を解決するための手段】 本発明の位相変位変調方式の無線通信装置における周波数安定化装置は、位相変位変調方式により変調された信号を時分割多重方式で通信する無線通信装置の周波数安定化装置において、受信スロット期間における受信信号とシンボル点との位相誤差を測定する位相誤差測定回路と、前記位相誤差測定回路出力を積算する位相誤差積算回路と、前記位相誤差積算回路の出力を周波数誤差の変換する位相周波数変換回路と、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行う電源回路と、前記位相誤差積算回路の出力の変化量を検出する変化量検出回路と、前記変化量検出回路の出力を用いて前記受信スロット間での周波数補正量を予測する周波数補正回路と、前記位相周波数変換回路出力と前記周波数補正回路の出力のそれぞれを入力し、前記受信スロット期間は前記位相周波数変換回路出力を選択し、前記受信スロット間では前記周波数補正回路出力を選択して出力端子へ出力するとともに、現在の選択状態を示す電力供給信号を前記電源回路へ出力する切替スイッチと、前記切替スイッチの出力に応じて周波数制御を行う周波数制御回路とを具備し、前記電源回路は、切替スイッチが周波数補正回路出力を選択していることを示す電力供給信号が入力されているときには、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行わないことを特徴とする。

【0009】 本発明の他の形態による位相変位変調方式の無線通信装置における周波数安定化装置は、位相変位変調方式により変調された信号を時分割多重方式で通信する無線通信装置の周波数安定化装置において、受信スロット期間における受信信号とシンボル点との位相誤差を測定する位相誤差測定回路と、前記位相誤差測定回路出力を積算する位相誤差積算回路と、前記位相誤差積算回路の出力を周波数誤差の変換する位相周波数変換回路と、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行う電源回路と、前記位相誤差積算回路の出力の変化量を検出する変化量検出回路と、前記変化量検出回路の出力を用いて前記受信スロット間での周波数補正量を予測する周波数補正回路

(4)

特開平6-232936

5

と、前記位相周波数変換回路出力と前記周波数補正回路の出力のそれぞれを入力し、前記受信スロット期間は前記位相周波数変換回路出力を選択し、前記受信スロット間では前記周波数補正回路出力を選択して出力端子へ出力する切替スイッチと、前記切替スイッチの出力に応じて周波数制御を行う周波数制御回路とを具備し、前記電源回路は、受信スロット間では、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行わないことを特徴とする。

【0010】本発明のさらに他の形態による位相変位変調方式の無線通信装置における周波数安定化装置は、位相変位変調方式により変調された信号を時分割多重方式で通信する無線通信装置の周波数安定化装置において、受信スロット期間における受信信号とシンボル点との位相誤差を測定する位相誤差測定回路と、前記位相誤差測定回路出力を積算する位相誤差積算回路と、前記位相誤差積算回路の出力を周波数誤差の変換する位相周波数変換回路と、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行う電源回路と、前記位相誤差積算回路の出力の変化量を検出する変化量検出回路と、前記位相周波数変換回路出力と前記変化量検出回路の出力のそれぞれを入力し、前記受信スロット期間は前記位相周波数変換回路出力を選択し、前記受信スロット間では前記変化量検出回路を選択して出力端子へ出力するとともに、現在の選択状態を示す電力供給信号を前記電源回路へ出力する切替スイッチと、前記切替スイッチの出力を用いて周波数補正量を予測する周波数補正回路と、前記周波数補正回路の出力に応じて周波数制御を行う周波数制御回路とを具備し、前記電源回路は、切替スイッチが変化量検出回路出力を選択していることを示す電力供給信号が入力されているときには、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行わないことを特徴とする。

【0011】本発明のさらに他の形態による位相変位変調方式の無線通信装置における周波数安定化装置は、位相変位変調方式により変調された信号を時分割多重方式で通信する無線通信装置の周波数安定化装置において、受信スロット期間における受信信号とシンボル点との位相誤差を測定する位相誤差測定回路と、前記位相誤差測定回路出力を積算する位相誤差積算回路と、前記位相誤差積算回路の出力を周波数誤差の変換する位相周波数変換回路と、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行う電源回路と、前記位相誤差積算回路の出力の変化量を検出する変化量検出回路と、前記位相周波数変換回路出力と前記変化量検出回路出力のそれぞれを入力し、前記受信スロット期間は前記位相周波数変換回路出力を選択し、前記受信スロット間では前記変化量検出回路出力を選択して出力端子へ出力する切替スイッチと、前記切替スイッチの

10

6

出力を用いて周波数補正量を予測する周波数補正回路と、前記周波数補正回路の出力に応じて周波数制御を行う周波数制御回路とを具備し、前記電源回路は、受信スロット間では、前記位相誤差測定回路、位相誤差積算回路および位相周波数変換回路への電源供給を行わないことを特徴とする。

【0012】上記のいずれの場合においても、前記変化量検出回路は、前記位相誤差積算回路より出力される位相誤差の受信スロット期間の前半と後半における位相誤差の差を検出する減算回路を有するものとしてもよい。

【0013】

【作用】周波数の安定化が特に重要となる受信スロット期間においては、位相誤差測定回路、位相誤差積算回路および位相周波数変換回路からなる受信回路に電源回路が供給されるとともに、該受信回路出力が選択されてこれに基づいた周波数制御が行われる。受信スロット間では、受信回路に電源が供給されることなく、変化量検出回路の出力に基づいた周波数制御が行われる。

【0014】

【実施例】次に、本発明について図面を参照して説明する。

【0015】図1は本発明の一実施例を示すブロック図である。

20

【0016】図1において、本実施例の周波数安定化装置は、受信スロット期間に入力される信号のシンボル点からの位相誤差を測定する位相誤差測定回路1と、この位相誤差測定回路1の出力を積算する位相誤差積算回路2と、この位相誤差積算回路2の出力を周波数誤差に変換する位相周波数変換回路3と、位相誤差積算回路2の出力の変化量を検出する変化量検出回路10と、この変化量検出回路10の出力を用いて受信スロット以外のスロット間での周波数補正量を予測する周波数補正回路7と、位相周波数変換回路3の出力と周波数補正回路7の出力とを入力し、受信スロット間は前位相周波数変換回路3の出力を選択して出力し、受信スロット以外のスロット間では周波数補正回路7の出力を選択して出力する切替スイッチ8と、この切替スイッチ8の出力によって周波数制御を行う周波数制御回路9と、上記の位相誤差測定回路1、位相誤差積算回路2および位相周波数変換回路3から構成される受信回路への電源供給を行う電源回路12より構成されている。

30

【0017】また、変化量検出回路10は受信スロット間の前半の位相誤差をラッチするラッチ回路4と、受信スロット間の後半の位相誤差をラッチするラッチ回路5と、ラッチ回路4の出力とラッチ回路5の出力との差を検出する減算回路6から構成されている。

40

【0018】本実施例を構成する各要素について以下に説明する。

50

【0019】位相誤差測定回路1

本機能は、通常復調器が兼ねるものであり、実際の復調

(5)

特開平6-232936

7

器としては遅延検波器や、遅延等価器等が挙げられる。遅延検波における位相誤差検出ブロックを図2に示す。

【0020】図2中、位相誤差測定回路1は、破線内に設けられたカウンタ201、シンボルタイミング検出回路202、ラッチ回路203、204および減算回路205によって構成されている。

【0021】シンボルタイミング検出回路202は基地からの送信信号に含まれるシンボルクロックを同期検波し、同期クロックが出力される。

【0022】 $\pi/4$ DQPSK変調においては、時刻t0の時の位相からその1シンボル周期" T"後の位相を変化させる事によってデータを伝送しており、位相の変化量 $\pi/4, 3\pi/4, -\pi/4, -3\pi/4$ に、それぞれ00, 01, 10, 11を割り当てている。位相データは入力信号の1周期分で1回転するカウンタ201によって作り出される。前記カウンタ201の出力は、シンボルタイミング検出回路202より出力される同期クロックのタイミングで、nビットのパラレルデータとしてラッチ回路203にラッチされる。また、この時、ラッチ回路204には1周期前の同期クロックでラッチ回路203にラッチされていたデータが同時にラッチされる。これらの各ラッチ回路203、204の出力は減算器回路205に入力され、該減算回路205にて各入力の位相差情報が得られる。この位相差情報のうち、上位2ビットが先に述べた $\pi/4, 3\pi/4, \dots$ 等の位相情報に相当し、下位n-2ビットが位相誤差量に相当する。

【0023】位相誤差積算回路2

通常ホワイトノイズ下においては、位相誤差1を一定時間積算すると、その積算値は+と-で相殺されて理想的には0になるが、周波数オフセットを持つ場合、位相誤差の積算値は+、-いずれか一方に積算される。ここで使用する積算器は入力n-2ビットを2の補数表現で積算し、この結果、CARRY/BORROWを出力させる。

【0024】位相周波数変換回路3

前記位相誤差積算回路の出力から周波数制御信号にデータ変換し、そのデータをもとに周波数制御回路へ制御データを出力する。図2に示す例では、前記位相誤差積算回路の出力から周波数制御信号にデータ変換するところに、U/Dカウンタ206が使用され、周波数制御回路へ制御データを出力する回路にA/Dコンバータ207が使用されている。

【0025】周波数補正回路7

受信スロット間に周波数誤差の補正動作変化量を検出し、その検出量に応じて周波数補正パルスを出力する。積算された周波数誤差の一定時間当たりの変化量の符号と大きさを求め、これらを補う、正補正出力、負補正出力のうちのいずれかを変化させるとともに補正間隔を変化させる。

【0026】なお、本実施例の回路の後段には搬送波成

8

分に基準搬送波を同期させるためのPLL回路または狭帯域フィルタが設けられるが、上記の周波数補正回路7の各出力および間隔は、後段に設けられる回路の特性に応じて所定の係数を掛けてもよい。

【0027】周波数制御回路9

制御量に応じて周波数を可変出来る発振器がその例としてあげられる。通常はPLLをかけているので、PLLのリファレンス発振器にその制御をかける。

【0028】次に、本実施例の動作について説明する。

【0029】図1において、時分割多重方式の受信信号周波数に対し受信機の周波数を一致させる場合、受信スロット期間に受信された信号は位相誤差測定回路1に入力され、シンボル点からの位相誤差情報に変換されて位相誤差積算回路2に出力される。

【0030】受信信号周波数と受信機の周波数が一致していない場合、位相誤差積算回路2において位相誤差積算値はプラス又はマイナスのどちらか一方に変化する。位相誤差積算回路2の出力は位相周波数変換回路3において周波数誤差に変換される。また位相誤差積算回路2の出力は受信スロット間で2度だけ立ち上がる変化量検出信号Sckによってラッチ回路4、ラッチ回路5にラッチされる。

【0031】上記の変化量検出信号Sckは、各ラッチ回路4、ラッチ回路5が、受信スロット期間中の任意の時刻で位相変化量を検出し、一定時間当たりの位相変化を求める為に使用する。

【0032】ラッチ回路4から出力される1パルス遅れた位相誤差積算情報とラッチ回路5から出力される位相誤差積算情報はそれぞれ減算回路6に入力される。減算回路6においてラッチ回路4の出力とラッチ回路5の出力の差が検出され周波数補正回路7へ出力される。

【0033】ここで、受信スロット検出信号Sscについて述べると、TDMAによる通信においては、お互いに割り当てられたタイムスロットを認識するために、送信されてくるスロット中、定まった位置に予めわかっている特定のデータパターンを入れている。受信装置においては、この特定のデータパターンから割り当てられたタイムスロットを検出する。この検出されたタイムスロットの間だけ" H"の状態を維持する信号を作り、これを受信スロット検出信号とする。

【0034】周波数補正回路7は位相誤差の差の情報をもとに受信スロット間での周波数補正值を決定し出力する。位相周波数変換回路3の出力と周波数補正回路7の出力はそれぞれ切替スイッチ8に入力される。

【0035】切替スイッチ8は、上記の位相周波数変換回路3および周波数補正回路7の各出力の他に、受信スロット間の周波数収束動作における変化量を検出するための信号である受信スロット検出信号Sscを入力するもので、該受信スロット検出信号Sscによって、現在受信スロット期間であるか、受信スロット間であるかを確認し

ている。

【0036】切替スイッチ8は、受信スロット期間である場合には、位相周波数変換回路3の出力を選択して出力端子へ出力し、受信スロット間である場合には、周波数補正回路7の出力を選択して出力端子へ出力する。さらに、現在、いずれの入力を選択しているかを示す電力供給制御信号SPWを電源回路12へ出力する。

【0037】電源回路12では、切替スイッチ8が周波数補正回路7の出力を選択していることを示す電力供給制御信号SPWが入力されたときにのみ位相誤差測定回路1、位相誤差積算回路2および位相周波数変換回路3から構成される受信回路への電源供給を給電線PLを介して行う。

【0038】周波数制御回路9は、切替スイッチ8の出力を入力し、これに応じた周波数制御を行う。このため、本実施例においては、周波数制御が特に重要となる受信スロット期間には、位相誤差測定回路1、位相誤差積算回路2および位相周波数変換回路3から構成される受信回路に電源供給がなされ、該受信回路出力による周波数の安定化が行われる。また、受信スロット間は変化量検出回路10の出力に基づいた周波数の安定化が行われるが、このときには受信回路には電源の供給がなされることはなく、消費電力が低減されたものとなっている。

【0039】なお、上述した実施例においては、受信スロット信号SSCを入力した切替スイッチ8が、その内容に応じて現在の選択状態を示す電力供給信号SPWを出力し、該電力供給信号SPWの内容に応じて電源回路12が電源の供給状態を決定するものとして説明したが、電源回路12が受信スロット信号SSCを入力し、その内容に応じて電源の供給状態を決定するものとし、切替スイッチ8は電力供給信号SPWを出力することなく、単に切替動作のみを行うものとしてもよい。

【0040】また、受信回路内には周波数補正回路7と同様の補正回路が設けられているが、構成を簡単化を図るために共通な補正回路を切替スイッチ8と周波数制御回路9との間に設けてもよく、本発明の構成は、上記の実施例の形態に限定されるものではない。

【0041】また、位相変位変調方式として $\pi/4$ DQPSK変調方式により変調を行うものとして説明したが、位相変位変調方式にはこの他にも様々な方式、例え

ばQPSK変調等がある。本発明は、これらの位相変位変調方式のいずれにも適用可能であり、位相変位変調方式も特に限定されることはない。

【0042】

【発明の効果】本発明は以上説明したように構成されているので以下に記載するような効果を奏する。

【0043】受信スロット期間においてだけ、位相誤差測定回路、位相誤差積算回路および位相周波数変換回路からなる受信回路を動作させ、受信スロット期間は該受信回路による位相誤差の積算値を用いて周波数制御を行い、受信スロット間においては、受信スロットの位相誤差の変化量を用いて周波数制御を行うことにより、連続で周波数安定化装置を動作させていても、受信回路の動作は受信スロット期間のみとなり、受信回路の消費電力を低減させることができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施例を示すブロック図である。

【図2】図1に示した実施例で用いられる遅延検波における位相誤差検出ブロックを示す図である。

【図3】従来の周波数安定化装置の一例を示すブロック図である。

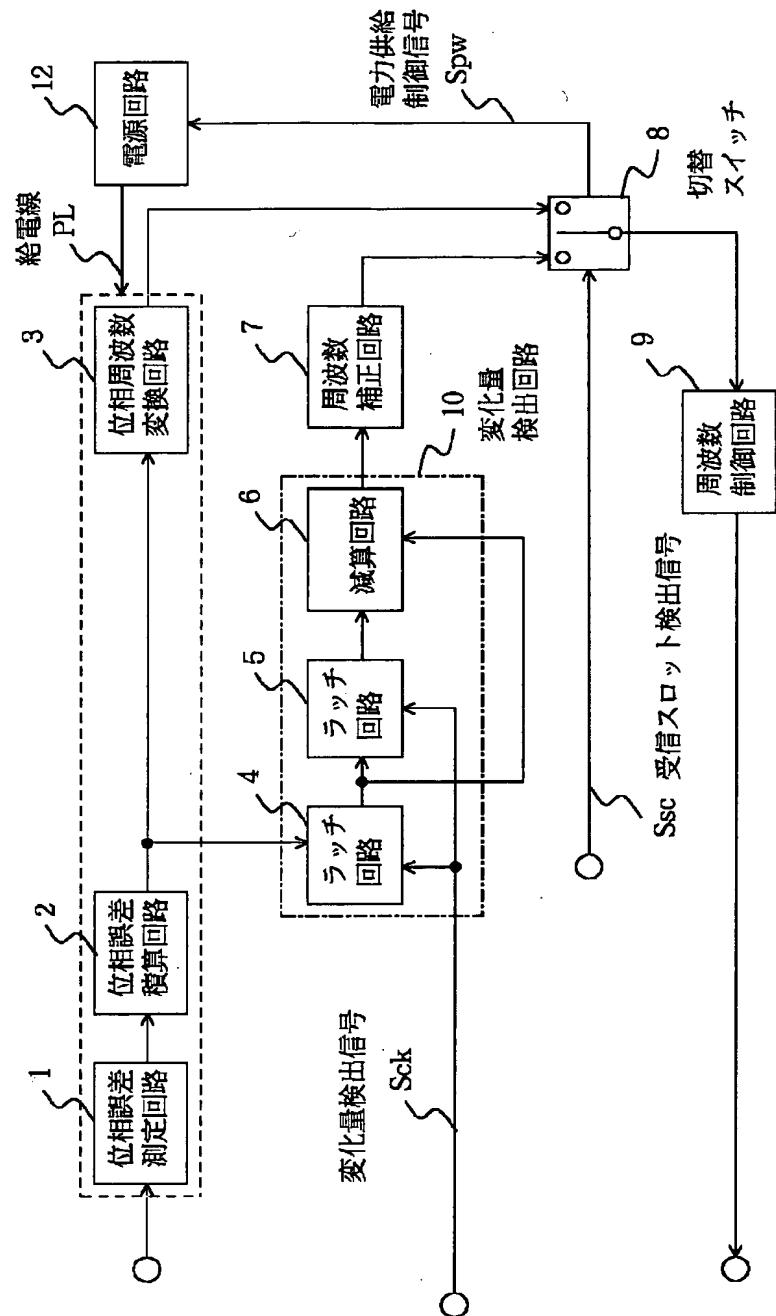
【符号の説明】

1	位相誤差測定回路
2	位相誤差積算回路
3	位相周波数変換回路
4, 5, 203, 204	ラッチ回路
6, 205	減算回路
7	周波数補正回路
8	切替スイッチ
9	周波数制御回路
10	変化量検出回路
12	電源回路
201	カウンタ
202	シンボルタイミング検出回路
206	U/Dカウンタ
207	D/Aコンバータ
Sck	変化量検出信号
Ssc	受信スロット検出信号
SPW	電力供給制御信号
PL	給電線

(7)

特開平6-232936

【図1】

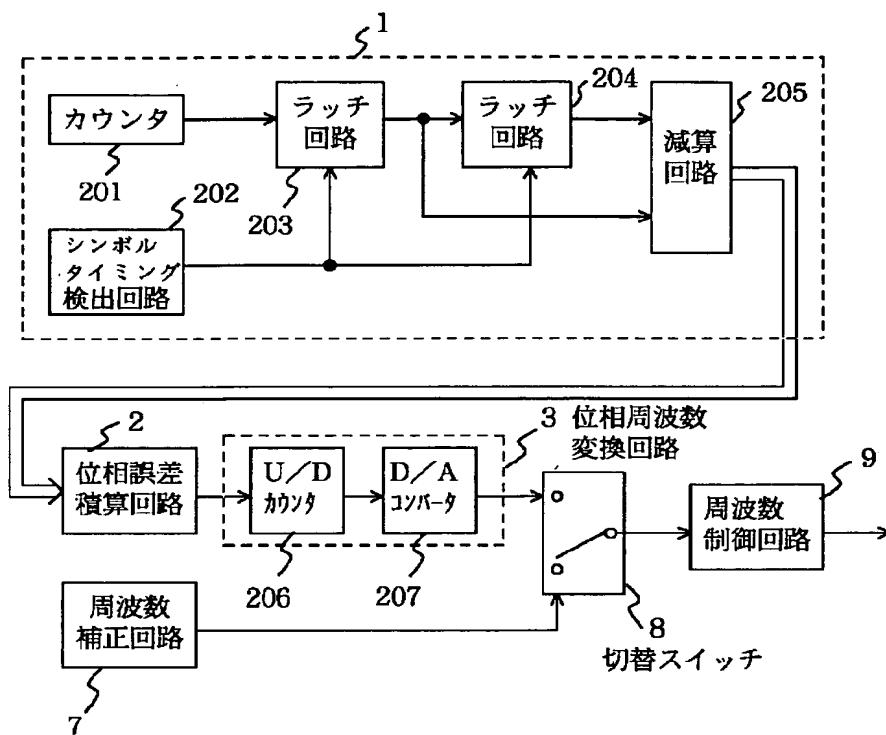


(8)

特開平6-232936

【図2】

位相誤差測定回路



【図3】

